

⑬ BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ Patentschrift  
⑪ DE 37 22 752 C 2

⑤ Int. Cl. 5:  
G 06 F 13/10  
G 10 H 7/00  
H 05 B 37/00

② Aktenzeichen: P 37 22 752.1-53  
② Anmeldetag: 9. 7. 87  
④ Offenlegungstag: 19. 1. 89  
⑤ Veröffentlichungstag  
der Patenterteilung: 23. 5. 90

DE 37 22 752 C 2

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

⑦ Patentinhaber:  
Bidovsky Engel, Ludwig, Dipl.-Ing., 5100 Aachen, DE

⑦ Erfinder:  
gleich Patentinhaber

⑤ Für die Beurteilung der Patentfähigkeit  
in Betracht gezogene Druckschriften:

DE 35 30 874 A1  
DE-OS 28 43 809  
DE 28 25 922 A1

US-B.: CHAMBERLIN, Hat, Musical Applications of  
Microprocessors, Hayden Book Company,  
Berkeley, 1985, S. 620-625;  
DE-B.: CMOS Taschenbuch, Standard-Bausteine,  
Bd. 1, IWT Verlag, Vaterstetten bei München, 1984,  
S. 59 und 147;

⑥ Einrichtung zur Einstellung, Speicherung und zum Abruf beliebig vieler fester und variabler Einstellgrößen an  
elektronischen Geräten

DE 37 22 752 C 2

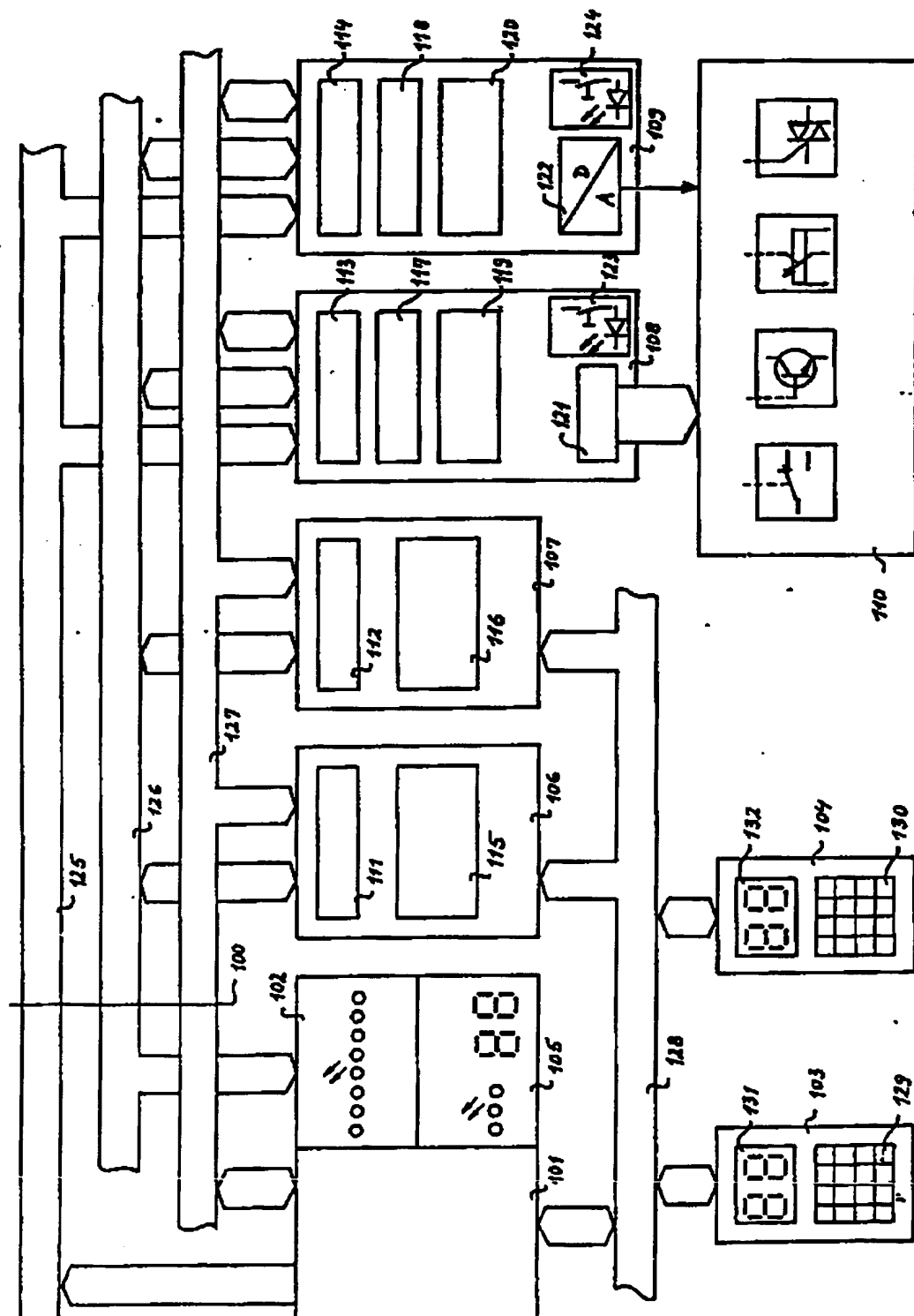


Fig. 1

## Beschreibung

Die Erfindung betrifft eine Einrichtung nach dem Oberbegriff des Patentanspruchs 1.

Der Zweck der Erfindung ist es, feste und variable Einstellgrößen von Musikinstrumentenverstärkern sowie Effektprozessoren, Mischpulten und Lichtanlagen für Auftritte und Aufführungen in der erfindungsgemäßen Einrichtung zu speichern und einzustellen.

Dies sind unter anderem z. B. Phaser, Delay- und Hallgeräte, Verzerrer und Kanäle von Verstärkervorstufen. Oft können diese mit einem Fußschalter ein- oder ausgeschaltet werden. Da diese Geräte heute sehr billig zu haben sind, besitzt die Instrumentenanlage vieler Musiker mehrere Effektgeräte.

Diese Geräte können jedoch bei Auftritten nicht optimal genutzt werden. Die Ursache dafür ist, daß der Musiker in einem kleinen Zeitraum nur wenige Einstellungen verändern kann, und das trifft im besonderen Maß während der Aufführung eines Musikstückes zu.

Die Erfindung soll diese Probleme beseitigen. Auch bei erneuter Aufstellung und Anschluß der elektronischen Geräte sollen Einstellungen schnell und bequem von der Speicherung abgerufen werden können.

Der Stand der Technik ergibt sich aus folgenden Unterlagen: In Offenlegungsschrift DE 26 25 922 werden Voreinstellungen dadurch abgerufen, indem ein gewünschter Kanal von mehreren mit Klangregelung, Vorverstärkungsfaktor und eventuell Effektprozessor vor dem Endverstärker eingeschaltet wird.

Ebenso ist bekannt, die Speicherung der Steuergrößen in Registern binär kodiert vorzunehmen. Dabei ist es möglich, gleichen Schaltern und Potentiometern unterschiedliche Funktionen zuzuordnen und somit den mechanischen Aufwand zu beschränken (DE 28 43 809). Es ist bekannt, daß Mikroprozessoren dabei Ein- und Ausgabefunktionen steuern und Voreinstellungen auf externen Geräten ansprechen können. Ein Beispiel dafür ist ein Minimal-MIDI-Interface-Computersystem, das den Aufwand für ein herkömmliches Computersystem für diesen Einsatzbereich reduziert (DE 35 30 874 A1).

Aus dem Buch "Musical Applications of Microprocessors", zweite Ausgabe, von Hal Chamberlin, Hayden Book Company, 1985, Seiten 620—625, wird im Kapitel "Modular Digital Synthesizer" ein System beschrieben, in dem sich Generator- und Prozessor-Module Parameter aus einem Speicherspeicher holen und dann mit ihnen unabhängig voneinander arbeiten. Die Module selber besitzen noch einen kleinen Speicher zum Arbeiten, den "save memory". Er dient zur kurzzeitigen Zwischenspeicherung von sogenannten "samples". Diese "samples" sind für alle Module gemeinsam in dem "signal memory" gespeichert. Die Steuerparameter werden vom Steuercomputer in den Speicherspeicher geschrieben. An ein Ausgangsmodul werden Audiosignale ausgegeben.

Als Stand der Technik werden in der folgenden Beschreibung die Funktionen der Bausteine CD 4034 und CD 4516 verwendet. Sie sind beschrieben im CMOS-Taschenbuch — Vaterstetten bei Münschen: IWT-Verlag, Band 1, Standard-Bausteine — 2. erw. Aufl., 1984, ISBN 3-88 322-120-1, Seite 59 (4034 Bidirektionales Bus-Register, 8 Bit), und Seite 147 (4516 Binärer Aufwärts/Abwärts-Zähler, synchron, voreinstellbar).

Die Kritik am Stand der Technik ergibt sich aus der Beschreibung der zuvor beschriebenen Systeme wie folgt:

1. Die Konfiguration der Anlage oder der Schaltung muß vor dem Entwurf der Steuerung bekannt sein:
  - a) Konfigurationsänderungen erfordern einen neuen Entwurf;
  - b) für bereits bestehende Anlagen sind Steuerungen nur schwer zu integrieren.
2. Mikroprozessorgesteuertes Umladen von Steuerparametern benötigt, abhängig von der Menge der Informationen, Rechenzeit:
  - a) Die Einstellgrößen werden nicht synchron verändert;
  - b) die Umschaltdauer und damit die Menge der Einstellgrößen bei laufenden Musiktiteln ist begrenzt.

Die Aufgabe der Erfindung besteht darin, verschiedene elektronische Effektgeräte einer Instrumentenanlage eines Musikers anzusteuern und komplexe Umschaltungen und Einstellungen mit einem Tastendruck zeitsynchron zu ermöglichen.

Zusätzlich soll die Einrichtung nach persönlichem Geschmack erweitert werden können, ohne daß sich das Betriebsverhalten und die Bedienung verändert. Eine Erweiterung soll unabhängig von der schon bestehenden Konfiguration ohne systemspezifische Änderungen möglich sein.

Die Bedienung der Erfindung sowie die Erstellung einer Systemkonfiguration soll für den Nichtfachmann einheitlich, einfach und ohne zusätzliche Fachkenntnis möglich sein.

Die technische Weiterentwicklung und Verfeinerung der Erfindung sowie die Abwärtskompatibilität neuerer Versionen soll, basierend auf dem Grundsystem, ohne prinzipielle Einschränkungen durchführbar sein.

Diese Aufgaben der Erfindung werden durch die kennzeichnenden Merkmale des Anspruchs 1 gelöst.

Weitere Ausgestaltungen der Erfindung ergeben sich durch die kennzeichnenden Merkmale der Unteransprüche.

Die mit Erfindung erzielten Vorteile bestehen insbesondere darin, daß zeitsynchrone Umschaltungen von Klang- und Lichteffekten bei Auftritten von Musikgruppen ermöglicht werden.

Mit einer einheitlichen und sehr einfachen Tastatureinheit (103, 104) können zentral oder dezentral alle Systemfunktionen bedient werden. Zusätzlich können mehrere Tastatureinheiten (103, 104) parallel an einen Tastaturbus (128) angeschlossen werden.

Der schaltungstechnische Aufwand ist gerade bei einer großen Konfiguration sehr gering, was günstige Herstellungskosten impliziert.

Die Größe der Konfiguration der erfindungsgemäßen Einrichtung ist nicht beschränkt, das heißt, es können beliebig viele Einstellgrößen (110) gesteuert werden.

Formatierungs- und Zugriffsprobleme der Speicher werden durch dezentralisierte Speicher (119, 120) in den Speichereinheiten (108, 109) gelöst. Durch ihre selbständige Speicherverwaltung (117, 118) sind bei Erweiterun-

gen keine Systemänderungen nötig.

Das System ist sehr wartungsfreundlich, da die Einheiten der erfindungsgemäßen Einrichtung, als Module oder Steckkarten ausgeführt, leicht gewechselt werden können.

Es zeigt

Fig. 1 Blockschaltbild des Gesamtsystems,

Fig. 2 Zeitdiagramm der Steuersignale,

Fig. 3 Blockschaltbild der Tastatureinheit (103, 104),

Fig. 4 Blockschaltbild der Systemsteuereinheit (101),

Fig. 5 Schaltplan der Systemsteuerelektronik (412),

Fig. 6 Schaltplan der Änderungselektronik (115, 116),

Fig. 7 Schaltplan der Speicherkartenelektronik (117, 118).

In Fig. 1 ist die Steuerelektronik (101) dargestellt. Sie ist das Kernstück des Systems und steuert alle wesentlichen Grundfunktionen.

Die Steuerelektronik (101) gibt eine gewählte Adresse für die Speicher (119, 120) auf dem Adreßbus (125) aus. Sie erzeugt Steuerbits auf dem Steuerbus (127), die das restliche System in gewünschte Betriebsmodi versetzt. Über parallel angeschlossene Tastatureinheiten (103, 104), im Ausführungsbeispiel mit zweistelliger 7-Segment-Anzeige (131, 132) und den Tastaturen (129, 130), wird das System bedient. Signale der Tastaturen (129, 130) werden von der Steuerelektronik (101) dekodiert, interpretiert und umgesetzt.

Eine Systemanzeige (105) zeigt im Anwendungsbeispiel die oberen und unteren vier Bits einer acht-Bit-Adresse an, die im folgenden mit Bank- und Grundadresse bezeichnet wird. Sie zeigt auch den Systemstatus an.

Die Speichereinheiten (108, 109) besitzen spannunggepufferte CMOS-Speicher in 8-Bit-Struktur (119, 120) und bidirektionale 8-Bit-Register, die erste Zwischenspeicher (113, 114) bezeichnet werden. Die Speicherkarten (108, 109) unterscheiden sich durch den Puffer (121) bzw. den DA-Wandler (122). Der Puffer (121) dient der Signalpegelanpassung zur Ansteuerung fester Größen in externen Geräten (110), die zum Beispiel Relais, elektronische Schalter, Triacschaltungen sein können.

Der DA-Wandler (122) gibt eine Referenzspannung als Führungsgröße variabler Einstellgrößen in externen Geräten (110) aus. Das können zum Beispiel Potentiometereinstellungen sein sowie Verstärkungsfaktoren von VCAs, Filterparameter und Phasenanschnittsteuerungen für Lichtanlagen sein.

Instrumentenverstärker, Mischpulte, Effektprozessoren und Lichtanlagen sind in einem Block als externe Geräte (110) zusammengefaßt.

Das Datenwort an Port B des ersten Zwischenspeichers (113, 114) ist auch das Datenwort an den Daten-Ein-/Ausgängen des Speichers (119, 120) und am Puffer (121) bzw. DA-Wandler (122). Port A des ersten Zwischenspeichers (113, 114) ist am Datenbus (126) angeschlossen. Die Bezeichnung der Ports geschieht in Anlehnung des Bausteins CD 4034.

Die Datenrichtung des ersten Zwischenspeichers (113, 114) ist mit der des Speichers (119, 120) entsprechend gekoppelt.

Erst die Zwischenspeicherung der Datenworte im ersten Zwischenspeicher (113, 114) macht eine komfortable Bedienung des Systems möglich.

Zur Änderung eines Datenwortes dienen die Änderungseinheiten (106, 107), wovon jeweils eine mit genau einer Speichereinheit (108, 109) über den Datenbus (126) das entsprechende Datenwort austauscht.

Änderungseinheiten (106, 107) unterscheiden sich durch die Änderungsoperationen für Datenwörter, welche mit einer Änderungselektronik (115, 116) erzeugt werden.

Die Speichereinheit (108) mit digitalen Ausgangssignalen signalisiert dies auf dem Steuerbus (127), was bei einer Datenwortänderung Änderungseinheit (106) mit ihrer Steuerelektronik zur Komplementierung einzelner Bits eines Datenwortes (115) aktiviert. Andererseits signalisiert Speichereinheit (109) mit analogem Ausgangssignal dies auf dem Steuerbus und aktiviert bei einer Datenwortänderung Änderungseinheit (107) mit ihrer Steuerelektronik zur Auf-/Abwärtszählung des Wertes eines Datenwortes (116).

Zur Aktivierung einer Speichereinheit (108, 109) für einen Datentransfer auf dem Datenbus (126) sind Taster mit Leuchtanzeigen (123, 124) vorgesehen. Da nur eine Speichereinheit (108, 109) aktiv sein darf, wird bei einer Aktivierung einer Einheit ein Rücksetzsignal (Change) für andere Speichereinheiten (108, 109) auf dem Steuerbus (127) ausgegeben.

Die Änderungseinheiten (106, 107) haben einen zweiten Zwischenspeicher (111, 112), die mit Port A am Datenbus (126) und mit Port B an die Änderungselektronik (115, 116) angeschlossen sind.

Die Datenanzeige (102) stellt die Datenworte auf dem Datenbus (126) dar. Das ist jeweils das Datenwort der aktiven Speichereinheit (108, 109), das die Führungsgrößen erzeugt. Die Datenanzeige (102) schaltet dabei, abhängig von der Art der Führungsgrößen, auf eine Darstellungsform, die vorteilhaft ist. Das könnte zum Beispiel die Anzeige einzelner Bits sein, genauso wie eine lineare oder logarithmische Anzeige mit LEDs oder Drehspulinstrument. Eine numerische Anzeige wäre zum Beispiel auch denkbar.

Fig. 2 zeigt ein Zeitdiagramm der Steuersignale des Steuerbus (127) sowie die zur Verdeutlichung notwendigen karteninternen Signale. Die Bezeichnungen sind wie folgt:

## Steuerbus:

<i>modify</i>	signalisiert den Änderungsmodus zur Änderung von Einstellgrößen
<i>freeze</i>	sichert den Zwischenspeichereinheit in (111, 112, 113, 114)
<i>P/S</i>	signalisiert eine aktive Speichereinheit (108, 109) mit variabler Ausgangsgröße
<i>change</i>	ist das Rücksetzsignal für aktive Speichereinheiten (108, 109)
<i>write</i>	ist der Befehl zur Speicherung der Zwischenregisterinhalte in die Speicher (119, 120)
<i>timebase</i>	Zeitbasis

## Speichereinheit mit analogem Ausgang (109):

<i>A/S 1</i>	asynchrone Datenspeicherung des Zwischenspeichers (114)
<i>AE 1</i>	Port A ist aktiv
<i>A/B 1</i>	Datenflußrichtung von Port A nach B
<i>Taster 1</i>	Taster (124)

## Speichereinheit mit digitalem Ausgang (108):

<i>A/S 2, AE 2, A/B 2,</i>	Beschreibung wie oben
<i>Taster 2</i>	

## Änderungseinheit für variable Führungsgrößen (107):

<i>A/S 3, AE 3, A/B 3</i>	Beschreibung wie oben, statt erster Zwischenspeicher, zweiter Zwischenspeicher
---------------------------	--

## Änderungseinheit für feste Führungsgrößen (106):

<i>A/S 4, AE 4, A/B 4</i>	Beschreibung wie Änderungseinheit (107)
---------------------------	---

Die Signale *A/S*, *AE*, *A/B* stimmen mit den Bezeichnungen des Bausteins CD 4034 überein.

Das Zeitdiagramm ist in vier Zeitabschnitte unterteilt. Der erste von Null bis Zeitpunkt *a*, gestrichelt dargestellt, der zweite von *a* bis *b*, der dritte von *b* bis *c* und der vierte von Zeitpunkt *c* bis zum Schluß.

Im ersten Zeitabschnitt wird eine Speichereinheitenumschaltung dargestellt. Das System ist im nicht aktivierten Änderungsmodus, und "*modify*" ist nicht gesetzt.

Das Datenwort der aktiven Speichereinheit (108, 109) wird von der Datenanzeige (102) dargestellt, und Änderungen des Datenwortes sind nicht möglich. Das System ist entweder im Bankmodus, d. h. Einstellungsmodus der oberen vier Bits der Adresse, oder im Adreßmodus, d. h. Einstellungsmodus der unteren vier Bits der Adresse auf dem Adreßbus (125). In diesem Zeitabschnitt werden Datenworte aus den Speichern (113, 114) ausgegeben und damit Einstellgrößen abgerufen.

Taster (124) erzeugt das "Taster 1"-Signal. Synchronisiert durch "*timebase*" wird "*change*" durch Einheit (109) auf den Steuerbus (127) ausgegeben. Die positive "*change*"-Signalflanke setzt "*AE 1*", d. h. Speichereinheit (109) ist aktiv. Gleichzeitig wird "*AE 2*" zurückgesetzt, d. h. alle anderen Speichereinheiten, in diesem Fall (108), werden deaktiviert. Mit "*AE 1*" setzt Speichereinheit (109) auch "*P/S*" auf dem Steuerbus (127). Sie signalisiert damit, daß sie eine variable Führungsgröße ausgibt.

Taster (123) erzeugt das "Taster 2"-Signal. Synchronisiert durch "*timebase*" wird "*change*" gesetzt und damit auch "*AE 2*". Die anderen Speichereinheiten, hier (109), werden deaktiviert, also "*AE 1*" wird zurückgesetzt. "*P/S*" auf dem Steuerbus (127) wird zurückgesetzt, da Speichereinheit (108) feste Führungsgrößen ausgibt.

Die ersten Zwischenspeicher (113, 114) haben die Datenrichtung Port B nach A gesetzt, also ist "*A/B 1*" und "*A/B 2*" Null. Die Daten werden asynchron übernommen, also ist "*A/S 1*" und "*A/S 2*" Eins gesetzt.

Die Änderungseinheiten (106, 107) übernehmen im Bank- oder Adreßmodus Datenworte vom Datenbus (126) asynchron. "*A/S 3*" und "*A/S 4*" sind Eins gesetzt. Die Datenrichtung der zweiten Zwischenspeicher (111, 112) ist festgelegt und ändert sich nicht. Sie ist Port B nach A, also ist "*A/B 3*" und "*A/B 4*" Null. Beide Änderungseinheiten (106, 107) geben jetzt keine Datenworte auf den Datenbus (126) aus. Also ist "*AE 3*" und "*AE 4*" Null.

Im zweiten Zeitabschnitt wird in den Änderungsmodus umgeschaltet. Dies wird mit "*modify*" gleich Eins auf dem Steuerbus signalisiert. Der Bank- und Adreßmodus ist nicht aktiv.

Eine der Änderungseinheiten (106, 107), in diesem Fall (106), wird aktiviert, da mit "*P/S*" gleich Null feste Führungsgrößen signalisiert werden.

Änderungsoperationen für das Datenwort im zweiten Zwischenspeicher (111, 112) werden durch die Änderungselektronik (115, 116) zur Verfügung gestellt. Das Datenwort im zweiten Zwischenspeicher (111, 112) der aktiven Änderungseinheit (106, 107) wird auf den Datenbus ausgegeben. Also ist in diesem Fall "*AE 4*" Eins gesetzt.

Im Zeitdiagramm wird "*modify*" und damit gleichzeitig "*freeze*" Eins gesetzt. "*freeze*" gleich Eins schaltet alle Speichereinheiten (108, 109) auf Empfang, also Port A nach B. Das bedeutet, "*A/B 1*" und "*A/B 2*" sind Eins gesetzt. Nicht aktive Speichereinheiten, in diesem Fall (109), und die Änderungseinheiten (106, 107) speichern jetzt die Datenworte in den entsprechenden ersten und zweiten Zwischenspeichern, in diesem Fall (111, 112, 114). Es wird dafür auf synchrone Dateneingabe geschaltet, das bedeutet, "*A/S 1*", "*A/S 3*", "*A/S 4*" wird Null gesetzt. Die Zwischenspeicherung für Speichereinheit (108) wird also von den Änderungseinheiten (106, 107) übernommen.

"*AE 4*" wird aus oben bereits erwähnten Gründen Eins gesetzt.

Im Änderungsmodus muß bei einer Aktivierung einer Speichereinheit folgendes passieren:

Das Datenwort im zweiten Zwischenspeicher (111, 112) der aktiven Änderungseinheit, in diesem Fall (106), wird vom ersten Zwischenspeicher (113, 114) der aktiven Speichereinheit, in diesem Fall (108), übernommen und gespeichert.

Das Datenwort im ersten Zwischenspeicher (113, 114) der zu aktivierenden Speichereinheit, in diesem Fall (109), wird von den zweiten Zwischenspeichern (111, 112) der Änderungseinheiten (106, 107) übernommen und gespeichert.

Abhängig vom "P/S"-Signal wird eine Änderungseinheit, in diesem Fall (107), aktiviert, die nach der Übernahme des neuen Datenwortes dieses auf den Datenbus (126) ausgibt. Die neu aktivierte Speichereinheit, in diesem Fall (109), übernimmt ab jetzt die Daten vom Datenbus (126) asynchron in ihren ersten Zwischenspeicher (113, 114).

Dies wird im Zeitdiagramm dargestellt. Taster (124) erzeugt das "Taster 1"-Signal. Die positive Flanke des "change"-Signals setzt "AE 1" und "P/S" Eins. "AE 2" und "A/S 2" werden zurückgesetzt. Die deaktivierte Speichereinheit (108) speichert das Datenwort ab jetzt in ihrem ersten Zwischenspeicher (113).

Für die Dauer des "change"-Impulses wird "A/B 1" Null gesetzt und die "A/S 1"-Einschaltung unterdrückt. Der Zwischenspeicherinhalt bleibt also erhalten und wird auf den Datenbus (126) ausgegeben.

Wegen "P/S" gleich Eins wird "AE 4" Null gesetzt. Die "AE 3"-Einschaltung wird jedoch für die Dauer des "change"-Impulses unterdrückt. Mit "A/S 3" und "A/S 4" gleich Eins für die Dauer des "change"-Impulses laden beide Änderungseinheiten (106, 107) das Datenwort auf dem Datenbus (126) asynchron ein. Mit dem Ende des "change"-Impulses ist die Datenübertragung abgeschlossen.

Im dritten Zeitabschnitt wird in den Vergleichsmodus geschaltet, der den Änderungsmodus deaktiviert, und dann wieder in den Änderungsmodus zurück. Der Vergleichsmodus wird auf dem Steuerbus (127) durch "modify" gleich Null und "freeze" gleich Eins dargestellt. In diesem Zustand werden die zuvor geänderten Datenwörter in den ersten und zweiten Zwischenspeichern (111, 112, 113, 114) mit den alten in den Speichern (119, 120) verglichen. Die aktive Speichereinheit, in diesem Fall (109), gibt jetzt ein Datenwort aus ihrem Speicher (120) über den ersten Zwischenspeicher (114) auf den Datenbus (126) aus. Der Inhalt des ersten Zwischenspeichers (114) wird also überschrieben. Deshalb wird das zuvor geänderte Datenwort auf der aktiven Änderungseinheit, hier (107), zwischengespeichert.

Die Aktivierung einer Speichereinheit (108, 109) wird aus technischen Gründen im Vergleichsmodus unterdrückt.

Die Daten auf dem Datenbus (126) werden weiter auf der Datenanzeige (102) dargestellt.

Das "modify"-Signal wird Null gesetzt. Dies bewirkt ein Rücksetzen der Signale "A/B 1", "A/B 2" und "AE 3". Die Datenrichtung der Speichereinheiten (108, 109) ist Port B nach A, und die aktive Änderungseinheit (107) gibt keine Daten auf den Datenbus (126) aus.

Ein "Taster 2"-Impuls im Zeitdiagramm hat keine weiteren Auswirkungen, da eine Umschaltung unterdrückt wird.

Das "modify"-Signal wird wieder Eins gesetzt. Der vorherige Zustand wird wieder hergestellt, also "A/B 1", "A/B 2" und "AE 3" wird wieder Eins gesetzt.

Im vierten Zeitabschnitt werden die Änderungen, die in den ersten und zweiten Zwischenspeichern (111, 112, 113, 114) stehen, unter einer Adresse in die Speicher (119, 120) geladen. Dies geschieht im Ausführungsbeispiel dadurch, daß über den Bankmodus die oberen vier Bits der Adresse und danach zwangsweise über den Adreßmodus die unteren vier Bits eingegeben werden. Liegt die gewählte Adresse jetzt auf dem Adreßbus (125), wird ein "write"-Impuls auf dem Steuerbus erzeugt.

Aus technischen Gründen wird im Ausführungsbeispiel erst nach der Abspeicherung der Änderungsmodus deaktiviert, indem das "modify"-Signal zurückgesetzt wird. Für den äußeren Betrachter ist jedoch mit der Wahl des Bankmodus der Änderungsmodus aufgehoben, da er erst wieder nach vollständiger Adreßeingabe, und somit Abspeicherung der Einstellung, erneut in den Änderungsmodus gelangen kann.

Mit der Eingabe der unteren vier Bits der Adresse geschieht also die Speicherung der Einstellgrößen und mit weiteren Eingaben im Bank- oder Adreßmodus der Abruf von Einstellgrößen.

Das Zeitdiagramm zeigt, daß "write" Null gesetzt wird. Dann wird "write" wieder Eins gesetzt und damit "modify" und "freeze" zurückgesetzt.

Die Datenrichtung der ersten Zwischenspeicher (113, 114) wird jetzt geändert auf Port B nach A, also wird "A/B 1" und "A/B 2" Null gesetzt. Datenwörter werden von den ersten Zwischenspeichern (113, 114) im Adreßmodus asynchron übernommen, also werden "A/S 1" und "A/S 2" Eins gesetzt.

Die zweiten Zwischenspeicher (111, 112) schreiben in diesem Modus nicht auf den Datenbus (126), also werden "AE 3" und "AE 4" Null gesetzt. Sie speichern asynchron Datenwörter vom Datenbus, also wird "A/S 3" und "A/S 4" Eins gesetzt.

Fig. 3 stellt den Tastaturbus (128) in Zusammenhang einzelner Teile der Tastatureinheit (103, 104) dar. Die Tastaturen (129, 130) sind in einer 4 x 4-Matrix (304) angeordnet. Zwei 4-aus-2-Dekoder (302, 303) erhalten zwei Adreßbits vom Tastaturbus (128). Die Adresse "A 0" bis "A 3" wird kontinuierlich durchgezählt. Ist eine Taste des Tastaturfeldes (304) gedrückt, wird über Dekoder (303) "5" Eins gesetzt. Die Systemsteuereinheit (101) stoppt dadurch die Adreßzählung, und die Adresse der gedrückten Taste bleibt auf dem Tastaturbus (128) erhalten. Die Signale "R" und "B" des Tastaturbusses (128) steuern die Speicherung der Adresse in die Speicher der 7-Segment-Anzeigedekoder (306, 307). Die Bankadresse sowie die Grundadresse haben jeweils vier Bits. Die Interpretation und Umsetzung der Signale "R" und "B" in jeweils ein "Takt"- und ein "Blink"-Signal für die Dekoder (306, 307) erfolgt durch die Steuerelektronik (305). Die Dekoder (306, 307) steuern die 7-Segment-Anzeigen (131, 132) an. Dadurch wird die aktuelle Bank- und Grundadresse angezeigt.

Fig. 4 stellt die wichtigsten Komponenten der Systemsteuereinheit (101) dar. Signale des Tastaturbusses (128) werden hier erzeugt.

"S" des Tastaturbusses (128) wird entprellt durch Schaltung (401) in Verbindung mit "timebase"-Oszillator und Zähler (402) erzeugen "timebase" und die Adresse "A 0" bis "A 3" auf dem Tastaturbus (128).

Die Elektronik zur Erzeugung der Systemsignale (412) erhält das entprellte "S"-Signal "SE" sowie die Adresse auf dem Tastaturbus (128). Die Elektronik (412) gibt "R" und "B"-Signale auf den Tastaturbus (128) aus. Sie erzeugt auch die Signale zum Laden des Zwischenregisters (404) ZR und der Adreßregister (405, 406) "AR". Zwischenregister (404) speichert die Bankadresse zwischen. Die Adreßregister (405, 406) geben die Bank- und Grundadresse synchron auf den Adreßbus (125) aus. Die Elektronik (412) erzeugt auch die Signale "modify", "freeze" und "write".

Die 7-Segment-Anzeigedekoder (408, 409) übernehmen die zwischengespeicherte Bankadresse aus Zwischenregister (404) bzw. die Grundadresse aus Adreßregister (405) asynchron. Die Anzeigen (410, 411) werden durch die Dekoder (408, 409) angesteuert.

Die Elektronik (412) steuert die hell/dunkel-Schaltung der Anzeigen (410, 411) durch "b"-Signale. Die Anzeigen (410, 411) sind ein Teil der Systemanzeige (105). "modify", "freeze" oder "write" kann wahlweise auf der Systemanzeige (105) angezeigt werden. Die hell/dunkel-Schaltung der Anzeigen (410, 411) ist abhängig von der Anzeigephilosophie und wird nicht näher beschrieben.

Fig. 5 zeigt die Systemsteuerelektronik (412). Die Signale "A 0" bis "A 3" sind die Zähleradresse von Zähler (402). Ein 16-aus-4-Dekoder (514) ordnet zwei Tasten der 4 x 4-Matrix (304) entsprechende Ausgänge zu. Die Gatter (501, 502) geben eine Eins bei Zähleradressen 0 bis 9 aus. "A 0" hat dabei die Wertigkeit Zwei hoch Null gleich Eins, "A 1" die Wertigkeit Zwei hoch Eins gleich Zwei usw.

Gatter (503) läßt das entprellte "S"-Signal "SE" vom Tastaturbus (128) nur dann durch, wenn die Zähleradresse die Wertigkeit 0 bis 9 besitzt und folgendes gilt:

"modify"-Speicher (510), der das "modify"-Signal für den Steuerbus (127) erzeugt, muß Null gesetzt sein, also "modify" gleich Eins,

oder der "Bank"-Speicher (512) ist Eins gesetzt, die Bankadresse soll zwischengespeichert werden, oder der "Grund"-Speicher (513) ist gesetzt, die Grundadresse soll gespeichert werden.

Die Speicher (512, 513) erzeugen die Speichersignale "ZS" für das Zwischenregister (404) und "AS" für die Adreßregister (405, 406) über die Gatter (504, 505) mit dem freigegebenen "SE"-Signal "R".

Der "Bank"-Speicher (512) wird mit der positiven Flanke des entsprechenden Signals aus dem Dekoder (514) Eins gesetzt und der "Grund"-Speicher (513) Null. Falls "modify" Null ist, halten die Speicher (512, 513) Gatter (503) für das "SE"-Signal offen und eine Eingabe der Bank- und Grundadresse ist möglich.

Das "R"-Signal setzt, falls "Bank"-Speicher (512) gesetzt, diesen zurück und setzt gleichzeitig "Grund"-Speicher (513), abhängig vom Dateneingang A, Eins oder Null. Die Umschaltung erfolgt jeweils mit der positiven "R"-Flanke. Also wird erst beim Nullsetzen des "R"-Signals umgeschaltet. Dies ist nötig, um Fehlspeicherungen der Adreßregister (405, 406) zu vermeiden und um das verzögerte "write"-Signal für eine Speicherung zu erhalten.

Der "modify"-Speicher (510) wird mit der positiven Flanke des entsprechenden Signals aus dem Dekoder (514) umgeschaltet. Der "freeze"-Speicher (511) wird dabei Eins gesetzt. Der "modify"-Speicher (510) wird mit Ende des "write"-Impulses zurückgesetzt, der "freeze"-Speicher (511) mit einer Grundadreßeingabe, also bei "AS" gleich Eins. Ist der "modify"-Speicher Eins gesetzt, wird das "freeze"-Signal über Gatter (509) erst verzögert Null gesetzt und auf den Steuerbus (127) ausgegeben.

Gatter (507) leitet "AS" bei "modify" gleich Eins weiter. Dieses Signal wird zweifach verzögert durch die Speicher (516, 517) in Verbindung mit "timebase". Der "write"-Impuls wird dadurch erst gesetzt, nachdem eine neue Adresse eine bestimmte Zeit auf dem Adreßbus (125) ausgegeben worden ist. Dies ist notwendig wegen der Adreßeinstellzeit der Speicher (119, 120). Eine weitere Verzögerungsstufe (517) schaltet "write" über Gatter (508) wieder Null, das heißt "write" Eins.

Fig. 6 stellt die Schaltung der Änderungseinheiten (106, 107) dar. Sie werden zusammengefaßt, um so einen Dekoder zu sparen. Der 16-aus-4-Dekoder (602) dekodiert die Zähleradresse von Zähler (402), "A 0" bis "A 3", und ordnet jeder Taste ein Signal "DEC 0" bis "DEC 15" zu.

Die spezielle Zuordnung kann frei gewählt werden und ist nicht vom Ausführungsbeispiel abhängig. Dies gilt auch für die Belegung des Dekoders (514) in Fig. 5.

Der Dekoder (602) wird bei Bank- und Grundadreßeingaben über Gatter (632) deaktiviert. Er wird erst bei synchroner Dateneingabe der zweiten Zwischenspeicher (111, 112) aktiviert, also wenn "A/S 3" bzw. "A/S 4" gleich Null sind. Gatter (632) erzeugt das "EN"-Signal für den Dekoder (602). "A/S 3" und "A/S 4" wird entsprechend dem Zeitdiagramm Fig. 2 durch Gatter (601) erzeugt.

Wie in Zeitdiagramm Fig. 2 beschrieben, erzeugen Gatter (603, 604) die Signale "AE 3" und "AE 4".

Das Gatter (606) erzeugt mit "clock 4" positive Flanken zum Laden des zweiten Zwischenspeichers (111) der Änderungseinheit (106) für feste Führungsgrößen. Die Daten an Port B werden dann geladen, denn das hier nicht dargestellte Signal "A/B 4" ist immer Null gesetzt.

In Annahme, "AE 4" an Gatter (604) sei gesetzt, gibt der zweite Zwischenspeicher (111) seine Daten an Port A auf den Datenbus (126) aus. Die Bits 1 bis 8 liegen mit dem entsprechenden "DEC 1"- bis "DEC 8"-Signal des Dekoders (602) an jeweils einem Exklusiv-ODER-Gatter (607 bis 614).

Wird eine Taste der Tastatur (129, 130) betätigt, entsteht das entsprechende "DEC"-Signal. In Annahme, es sei eine Taste zur Änderung eines der acht Bits, invertiert das "DEC"-Signal das mit ihr anliegende Datenbit am Ausgang des entsprechenden Gatters (607 bis 614). Alle anderen Datenbits erhalten ihren alten Wert. Dieses Datenwort wird an Port B mit der positiven Flanke des "clock 4"-Signals in den zweiten Zwischenspeicher (111) geladen.

Die Funktion im Zusammenspiel mit dem System ergibt sich aus der vorherigen Beschreibung.

In Annahme, "AE 3" an Gatter (603) sei gesetzt, gibt der zweite Zwischenspeicher (112) seine Daten an Port A

auf den Datenbus (126) aus.

Die Signaleingänge des zweiten Zwischenspeichers (112) "U/D", "L" und "CI" sind funktionsidentisch mit denen des Bausteines CD 4516. Er ist ein 4-Bit-Auf-/Abwärtszähler und hat keine Tristate-Ausgänge. Der zweite Zwischenspeicher (112) soll jedoch in 8-Bit-Auf-/Abwärtszähler mit Tristate-Ausgängen sein. Dies dient der Übersichtlichkeit des Ausführungsbeispiels und dessen Beschreibung.

Mit "ZF", Zählerfreigabe, gebildet durch Gatter (605), wird "timebase" über Gatter (618) für den Teiler (619) freigegeben. Ist "ZF" gleich Null, wird der Teiler (619) mit "ZF" am "R"-Eingang zurückgesetzt.

Die Teilerstufen  $2^n$  und  $2^{n+2}$  seien die gewünschten Teilungsverhältnisse für schnelle bzw. langsame Auf-/Abwärtszählung.

"DEC2" und "DEC3" sind die dekodierten Tastensignale für schnelle Auf- und Abwärtszählung sowie "DEC1" und "DEC4" für langsame. Sie geben über Gatter (620, 622) zusammengefaßt die schnellen bzw. langsamen Zählimpulse über Gatter (621, 623) frei. Gatter (624) faßt die Zählimpulse für den Zähl Eingang des Auf-/Abwärtszählers (625) zusammen. Es werden also nur Zählimpulse bei betätigten Tasten erzeugt. Die Tasten für die Aufwärtszählung "DEC3" und "DEC4" werden mit Gatter (626) geodert und sind mit "U/D" des Zählers (625) verbunden. Er zählt bei "U/D" gleich Eins aufwärts und bei Null abwärts.

Um eine Weiterzählung über einen Maximalwert, alle Bits sind Eins, zu unterdrücken, wird "CI" Eins gesetzt. Das gleiche gilt für einen Minimalwert, alle Bits sind Null. Gatter (629) faßt beide unerwünschten Fälle zusammen und gibt gegebenenfalls eine Eins auf den "CI"-Eingang. Die Datenbits von Port A am Datenbus (126) liegen auf den Gattern (627) und (628).

Sind alle Datenbits Null und soll abwärts gezählt werden, also "U/D" ist Null, erzeugt Gatter (627) eine Eins. Sind alle Datenbits Eins und soll aufwärts gezählt werden, also ist "U/D" gleich Eins, erzeugt Gatter (627) eine Eins.

Port A und Port B des zweiten Zwischenspeichers (112) sind miteinander verbunden. Also gelangen Daten vom Datenbus (126) asynchron in den zweiten Zwischenspeicher (112), wenn "L" gleich Eins ist. Das "A/S3"-Signal von Gatter (601) ist mit dem "L"-Eingang verbunden. Die Funktion im Zusammenspiel mit dem System ergibt sich aus der vorherigen Beschreibung.

Fig. 7 zeigt die Schaltung der Speichersteuerelektronik (117, 118). Die Daten-Ein-/Ausgänge des Speichers (119, 120) sind mit Port B des ersten Zwischenspeichers (113, 114) und dem Puffer (121) bzw. DA-Wandler (122) verbunden. Sie geben die Führungsgröße(n) an externe Geräte (110) aus.

Taster (123, 124) wird durch Speicher (701) und "timebase" entprellt. Das "change"-Signal, über Diode (704) entkoppelt, wird auf den Steuerbus (127) ausgegeben. Dieses Signal wird im Vergleichsmodus unterdrückt. Gatter (702) gibt im Vergleichsmodus eine Null aus und blockiert damit das Taster signal an Gatter (703). Der Vergleichsmodus wird durch "modify" gleich Null und "freeze" gleich Eins beschrieben.

Die positive Flanke des "change"-Impulses läßt Speicher (705) in Abhängigkeit des Dateneinganges D mit Null oder Eins. In diesem Fall wird er Eins gesetzt.

Der Speicher (705) gibt das "AE"-Signal aus. Falls die Speichereinheit (109) eine analoge Führungsgröße ausgibt, gibt sie in "P/S"-Signal entkoppelt über Diode (706) auf den Steuerbus (127) aus.

Bei einer Speichereinheit (108) mit festen Ausgangsgrößen existiert Diode (706) nicht, und das "P/S"-Signal bleibt Null.

"A/S1" und "A/S2" wird durch die Gatter (707) und (708) erzeugt. Bei "modify" gleich Eins ist "freeze" auch Eins. Nicht aktive Speichereinheiten (108, 109) speichern in diesem Zustand Daten im ersten Zwischenspeicher (113, 114). Sie werden deshalb synchron gesetzt, also "A/S1" bzw. "A/S2" ist Null. Die Null von Gatter (707), für "A/S" gleich Null an Gatter (708), wird also durch "AE" gleich Null erzeugt. Das "change"-Signal unterdrückt die "A/S"-Einschaltung, wie im Zeitdiagramm Fig. 2 beschrieben.

Im Änderungsmodus, "modify" ist Eins, wird die Datenrichtung der ersten Zwischenspeicher (113, 114) auf Port A nach B umgeschaltet. Gatter (709) und (710) erzeugen "A/B". Gatter (709) gibt bis zur Aktivierung eine Eins aus, weil der Speicher (701) zurückgesetzt ist. Die erwünschte Null für den Datentransfer wird bei einer Eins vom Speicher (701) über "change" gleich Eins erzeugt. Damit wird das "A/S"-Signal verzögert Eins gesetzt und damit an Gatter (709) das gewünschte erzeugt.

Ist "modify" gleich Null, wird die Datenrichtung auf Port B nach A geschaltet, also "A/B" wird Null. Dies geschieht an Gatter (710). Mit dem "A/B"-Signal wird auch die Datenrichtung des Speichers (119, 120) gesteuert. "A/B" ist an "G" angeschlossen.

Das Schreibsignal für den Speicher (713) kommt direkt vom Steuerbus (127). "write" liegt am Dateneingang "W". Die Funktion im Zusammenspiel mit dem System ergibt sich aus der vorherigen Beschreibung.

#### Patentansprüche

1. Einrichtung zur Einstellung, Speicherung und zum Abruf beliebig vieler fester und variabler Einstellgrößen an elektronischen Geräten, insbesondere von Musikinstrumentenverstärkern, Musik-Effektprozessoren, Signalwegschaltungen und Klangregelungen von Mischpulten sowie zur Ansteuerung von Lichtsteuergeräten, dadurch gekennzeichnet, daß

— eine Systemsteuereinheit (101) vorgesehen ist, die über einen Tastaturbus (128) empfangene Tastatursignale dekodiert und in Abhängigkeit von diesen Tastatursignalen auf einem Adreß- (125) und Steuerbus (127) eines Systembusses (100) Steuersignale für die Funktion von Speichereinheiten (108, 109) und Änderungseinheiten (106, 107) erzeugt,

— die Speichereinheiten (108, 109) erste Zwischenspeicher (113, 114) und über den Adreßbus (125) adressierbare RAM-Speicher (119, 120) für die Speicherung von Datenworten, die von diesen Speichereinheiten (108, 109) als digitale oder analoge Führungsgrößen an die zu steuernden elektronischen



Geräte ausgegeben werden, aufweisen, und

— die Änderungseinheiten (106, 107) mit zweiten Zwischenspeichern (111, 112) ausgestattet sind, in denen an den Datenwörtern von einer Tastatur (129, 130) eingegebene Änderungsoperationen ausgeführt werden und von wo aus die Datenwörter über den Datenbus (126) zwischen den ersten und zweiten Zwischenspeichern (108, 109, 111, 112) von wahlweise aktivierten Speicher- (108, 109) und Änderungseinheiten (106, 107) austauschbar sind.

2. Einrichtung nach dem Patentanspruch 1, dadurch gekennzeichnet, daß in den Speichereinheiten (108, 109) Taster (123, 124) vorgesehen sind, mit denen eine Speichereinheit (108, 109) mit dem Datenbus (126) des Systembusses (100) verbunden wird, wobei ein Signal (*change*) auf dem Steuerbus (127) erzeugt wird, das alle anderen Speichereinheiten (108, 109) vom Datenbus (126) trennt.

3. Einrichtung nach den Patentansprüchen 1 oder 2, dadurch gekennzeichnet, daß die Datenwörter der aktiven Speichereinheit (108, 109) von einer Datenanzeige (102) dargestellt werden.

Hierzu 7 Seite(n) Zeichnungen

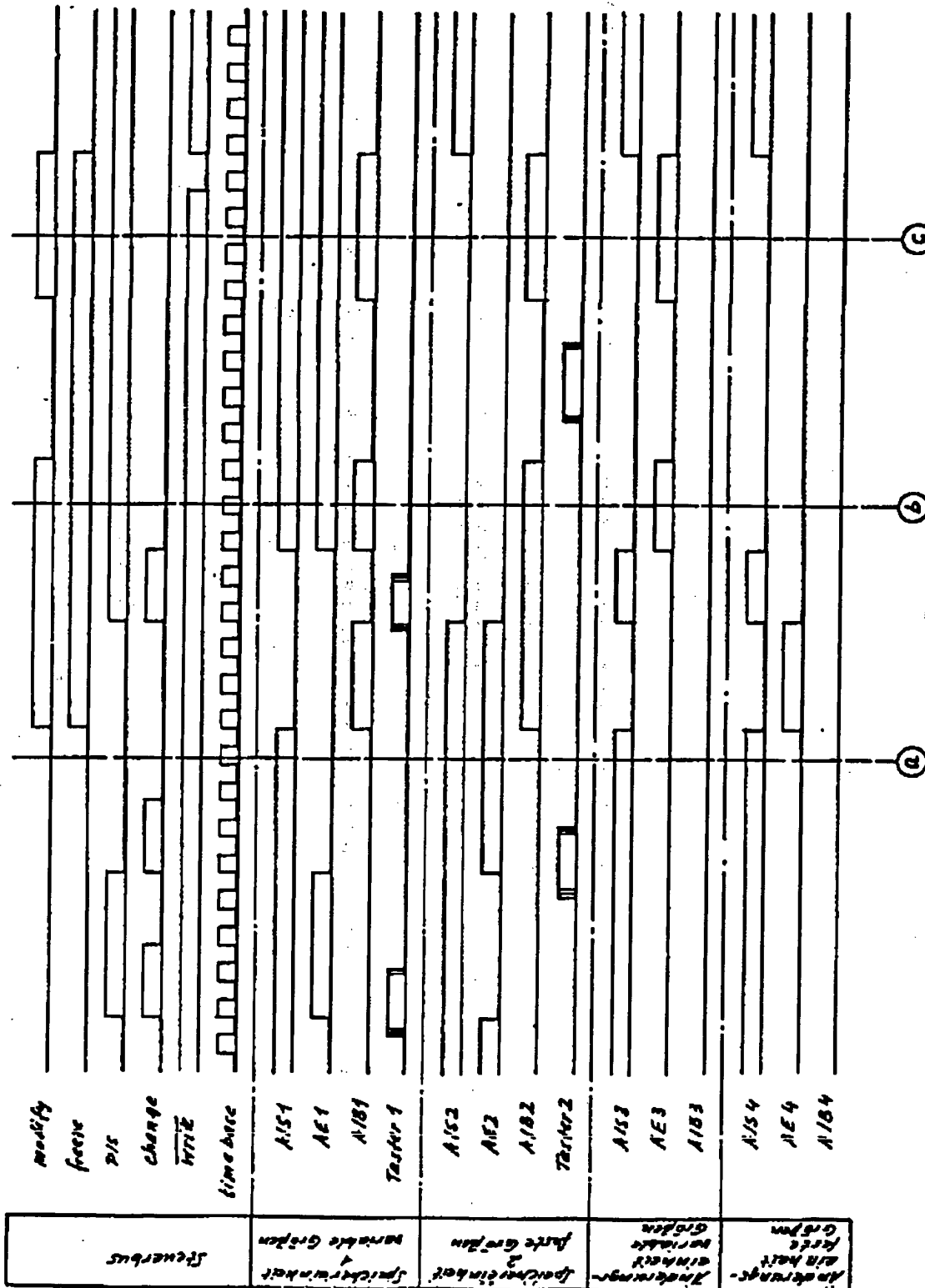


Fig. 2

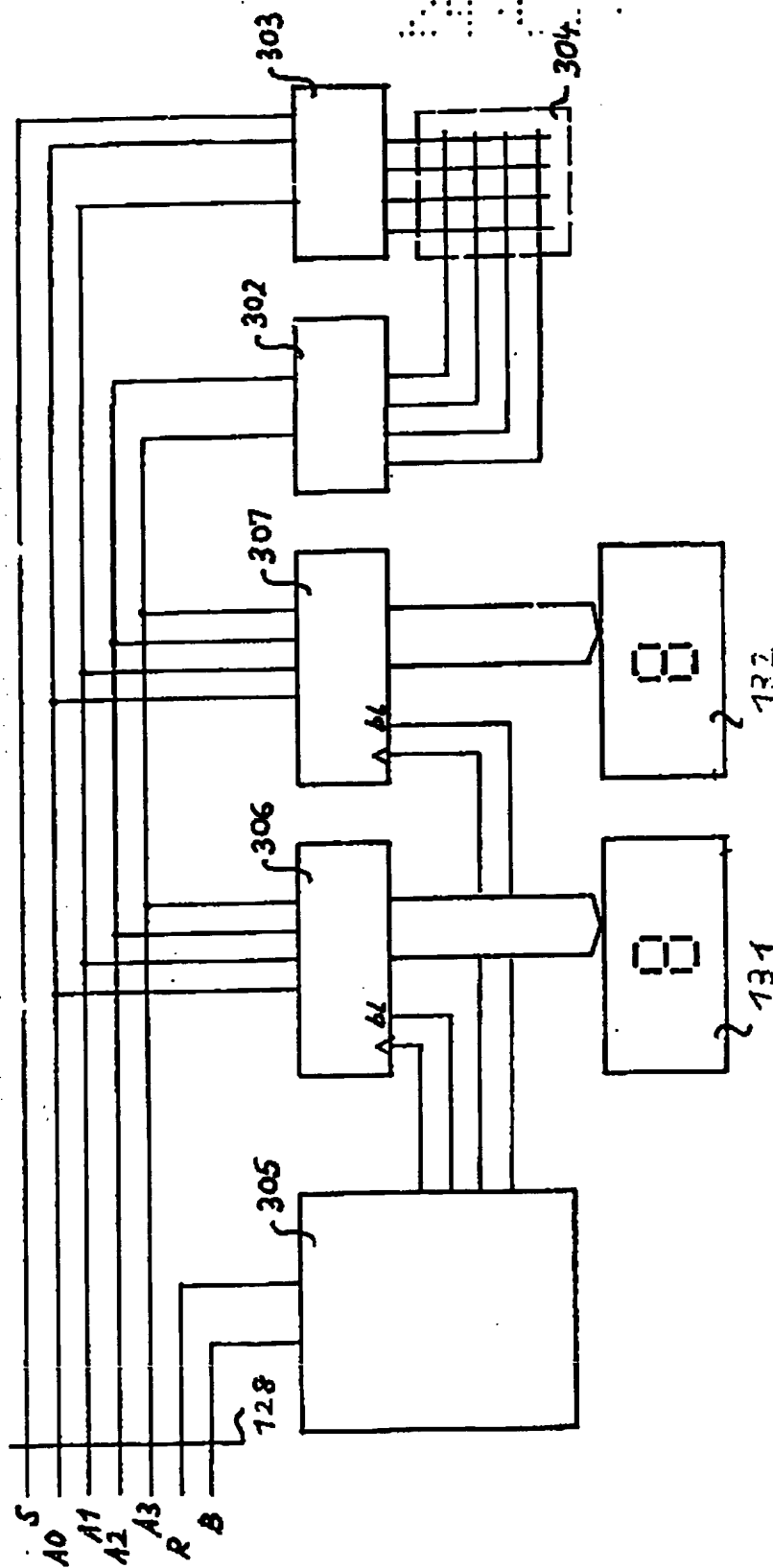


Fig. 3

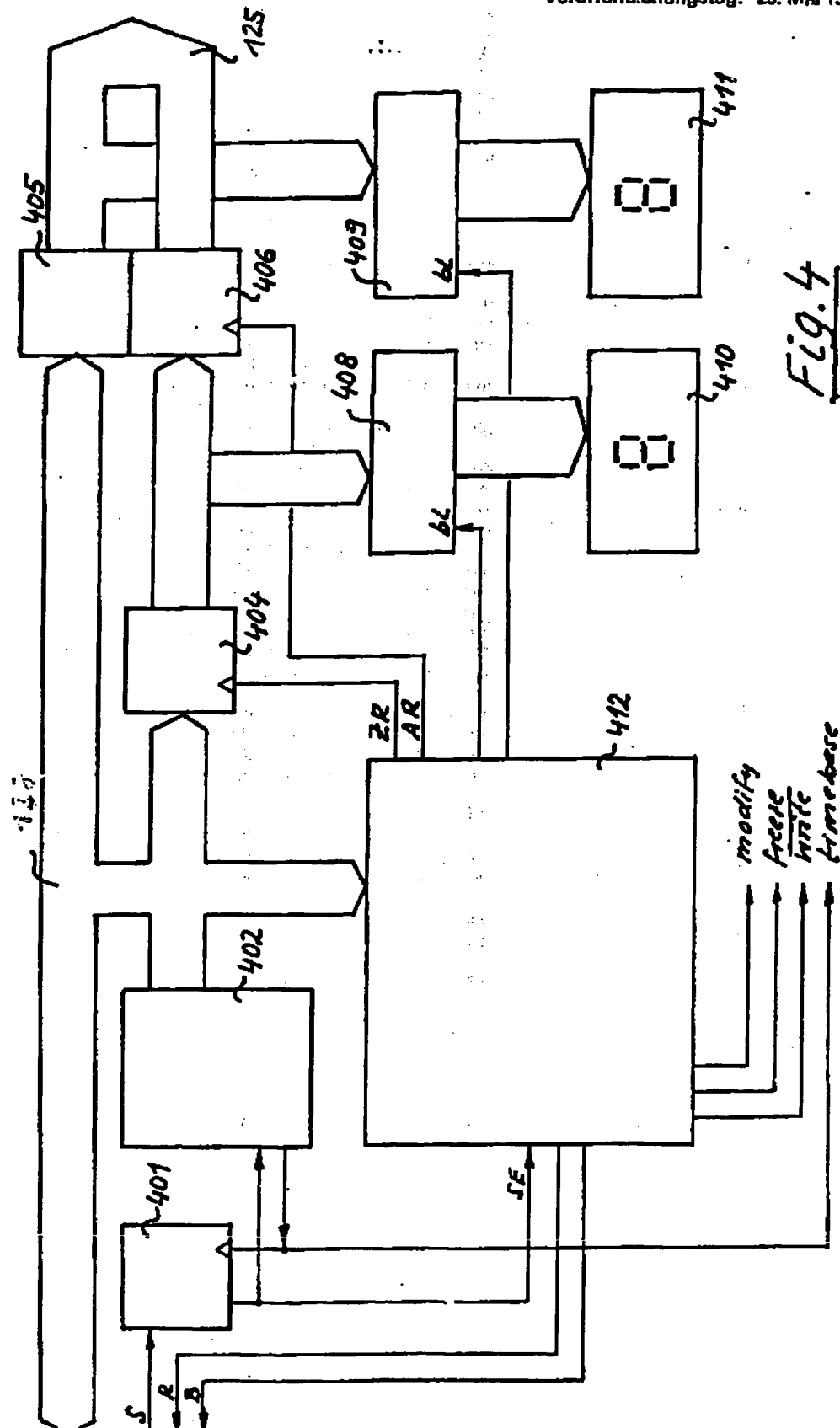


Fig. 4

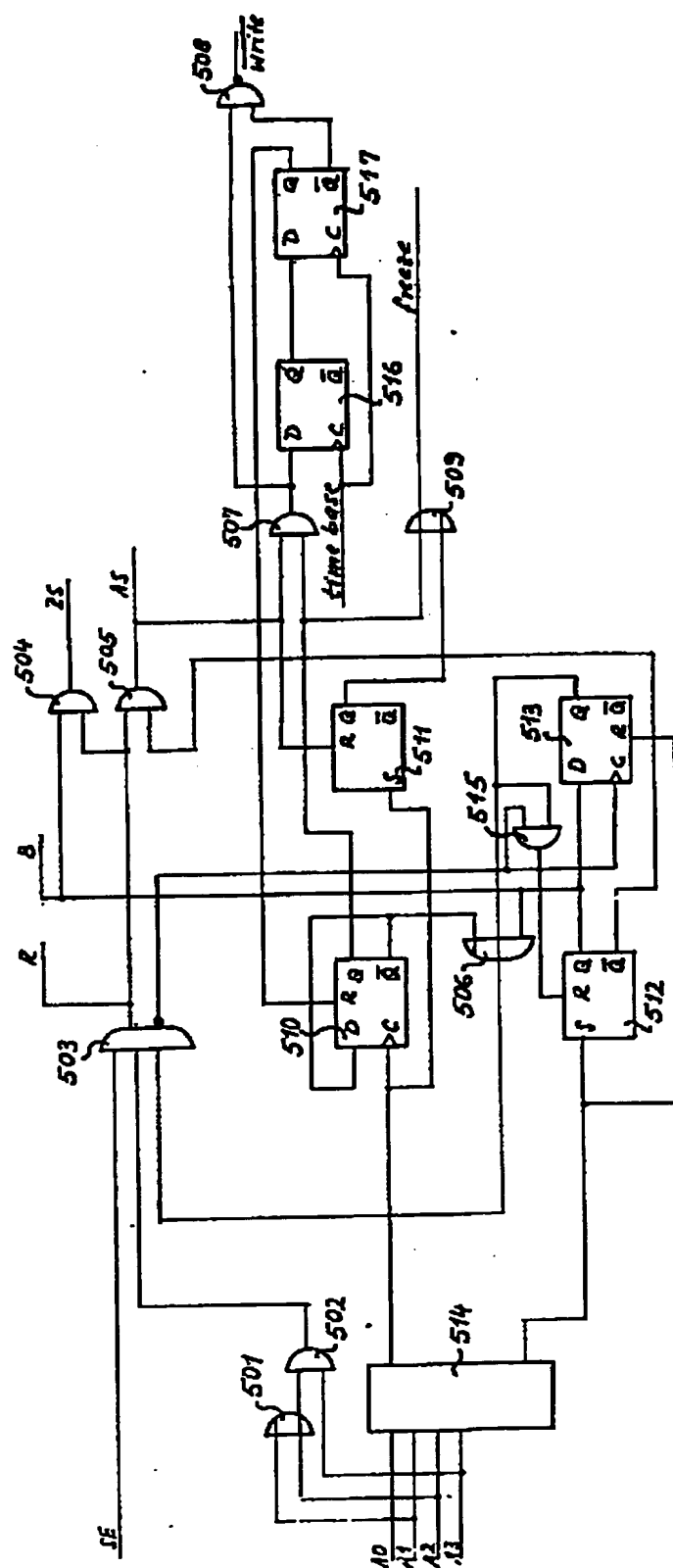
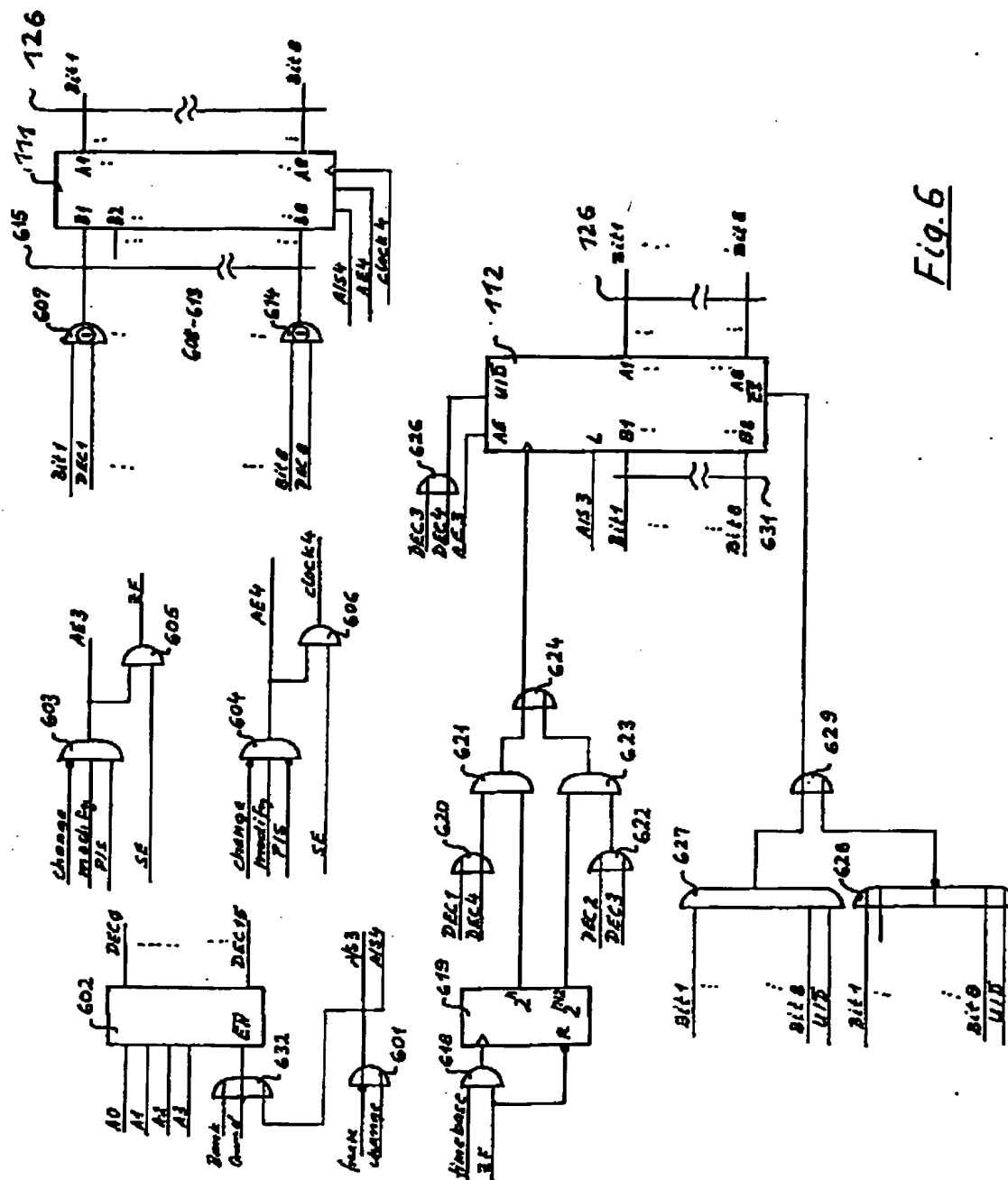


Fig. 5



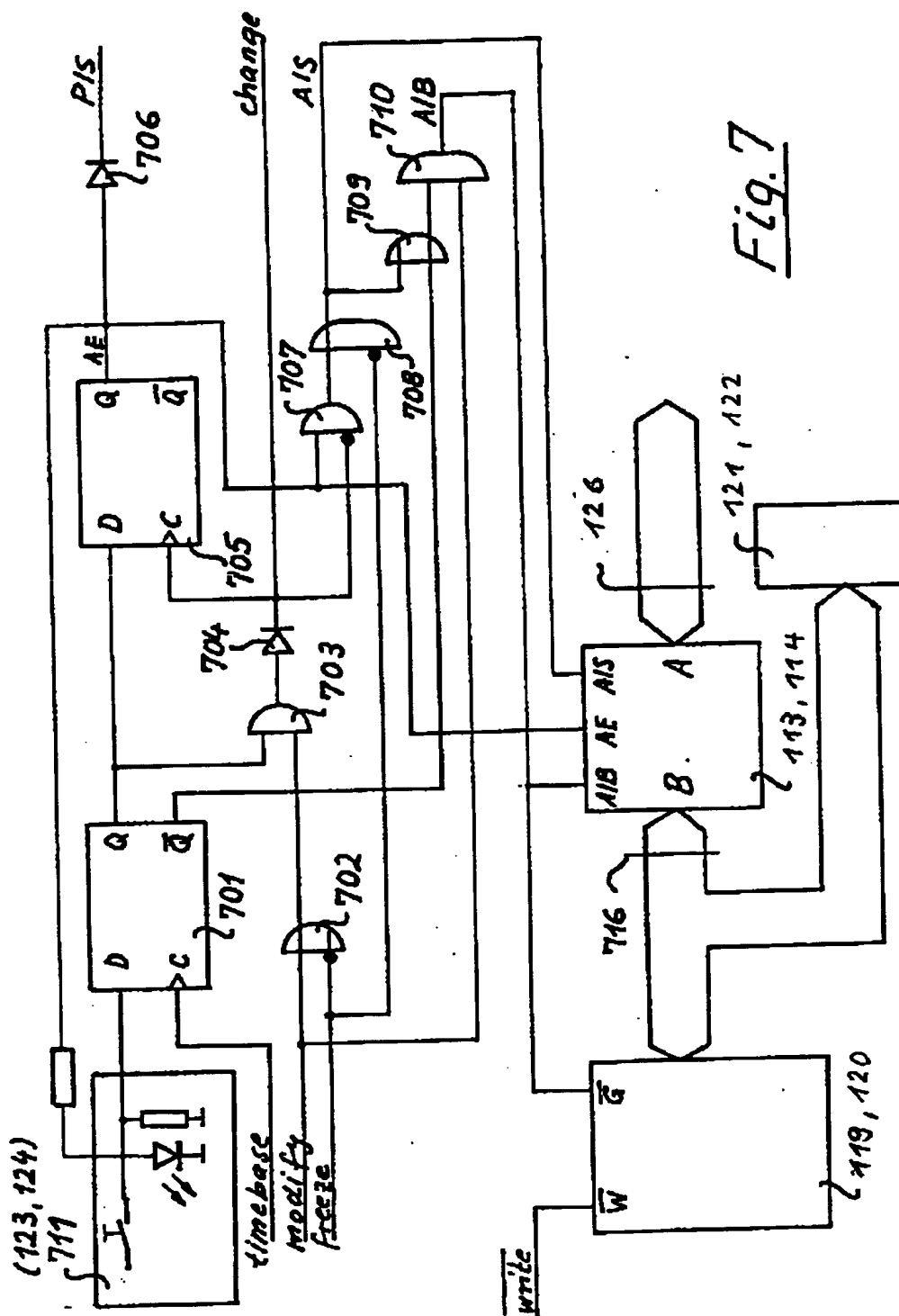


Fig. 7





**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**This Page Blank (uspto)**